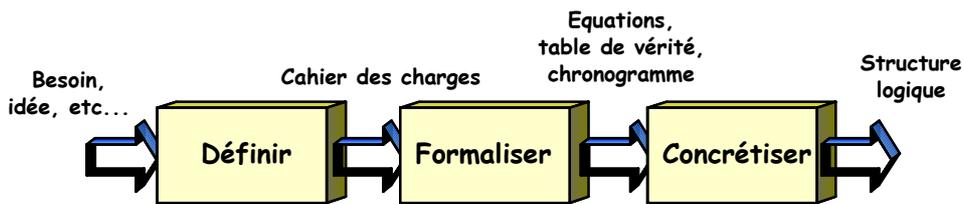


CIRCUITS LOGIQUES DE BASE ET CIRCUITS PROGRAMMABLES

I/ INTRODUCTION

Une problématique d'ordre logique étant définie (voir leçon précédente) et formalisée par une description logique, il est nécessaire de la traduire en structure matérielle opérationnelle répondant au cahier des charges.



Très rapidement, les physiciens ont mis à la disposition des électroniciens des structures matérielles (composant ou ensemble de composant) associées aux opérateurs logiques.

Appelées généralement **PORTES LOGIQUES**, elles ont évoluées et peuvent aujourd'hui être intégrées en grand nombre dans des circuits programmables : les **PLD (Programmable Logic Devices)**. La programmation de ces circuits se fait par des équations ou en utilisant un langage informatique spécialisé : le VHDL

II/ LES PORTES LOGIQUES

On les trouve placées dans des circuits dits *circuits intégrés*.

II.1/ Porte NON (NOT)

Il s'agit d'une porte logique délivrant en sortie le complément du signal d'entrée :

$S = \text{not } E$

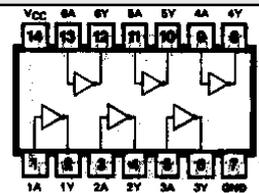
Rappel : le rond placé en sortie du symbole informe de la complémentation.

E	S
0	1
1	0

VHDL

$S \leq \text{not } E$

Position des 6 portes NON dans un circuit 7404



II.2/ Porte ET (AND)

Elle concrétise l'opérateur ET d'équation $S = A \cdot B$

Schéma électrique équivalent :

$S = A \cdot B$

A	B	S
0	0	
0	1	
1	0	
1	1	

VHDL

$S \leq A \text{ and } B$

II.3/ Porte NON-ET (NAND)

Il s'agit de l'association d'une porte *ET* et d'une porte *NON*. Elle est dite universelle car elle permet de réaliser toutes les autres fonctions logiques Son équation peut s'écrire de deux manières :



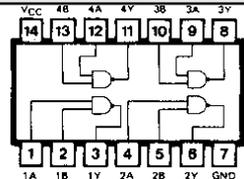
- $S = \overline{A \cdot B}$
- $S = \overline{A} + \overline{B}$

On constate pour cette porte qu'il suffit que l'une des entrées soit à zéro ("0") pour que la sortie soit à "1".

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

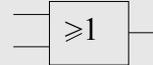
VHDL

$S \leq A \text{ nand } B$



II.4/ Porte OU

Elle concrétise l'opérateur OU d'équation $S = A + B$



A	B	S
0	0	0
0	1	1
1	0	1
1	1	1

Schéma électrique équivalent :



VHDL

$S \leq A \text{ or } B$

II.5/ Porte NOR

Il s'agit de l'association d'une porte *OU* et d'une porte *NON*. Elle est dite universelle car elle permet de réaliser toutes les autres fonctions logiques Son équation peut s'écrire de deux manières :



- $S = \overline{A + B}$
- $S = \overline{A} \cdot \overline{B}$

On constate pour cette porte qu'il suffit que l'une des entrées soit à un ("1") pour que la sortie soit à "0".

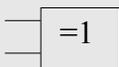
A	B	S
0	0	1
0	1	0
1	0	0
1	1	0

VHDL

$S \leq A \text{ nor } B$

II.6/ Porte OU Exclusif (XOR)

Fonction XOR : La fonction *OU exclusif* délivre un niveau logique seulement si une de ses entrées est au niveau logique "1" (NL1).



Son équation logique est $S = A \cdot \overline{B} + \overline{A} \cdot B$, on adopte également quelques fois la notation $S = A \oplus B$. La complémentation d'une fonction XOR permet d'obtenir une fonction égalité.

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

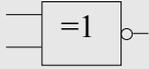
VHDL

$S \leq A \text{ xor } B$

II.7/ Porte égalité (XNOR)



Plus inhabituelle, la porte XNOR restitue un niveau logique "1" lorsque ses entrées sont identiques. Il s'agit donc d'une porte XOR complémentée.



Son équation est $S = \underline{\hspace{2cm}}$

A	B	S
0	0	
0	1	
1	0	
1	1	

VHDL

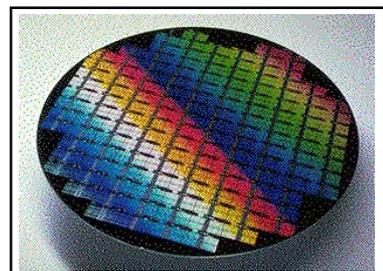
$S \leq \text{not}(A \text{ xor } B)$

III/ TECHNOLOGIE DES CIRCUITS LOGIQUES

La structure interne d'un circuit intégré détermine sa technologie : ses tensions de fonctionnement, ses temps de réaction, sa consommation, etc...

A l'heure actuelle seules deux technologies sont utilisées:

- la TTL : les circuits logiques sont réalisés à partir de transistors bipolaires
- la CMOS : les circuits logiques sont réalisés à partir de transistors MOS complémentaires.



Par un procédé d'oxydation et de photogravure des centaines de circuits intégrés sont réalisés sur une "galette de silicium" (le wafer) de 100mm de diamètre

III.1/ Caractéristiques essentielles

Vil : Voltage input low : correspond à la tension jusque laquelle la porte considère qu'on lui affecte un niveau logique "0"

Vih : Voltage input high : tension à partir de laquelle le circuit considère que sa patte d'entrée est soumis à un NL1

Vol : Voltage output low : maximum de tension de sortie pouvant correspondre à un niveau logique "0"

Voh : Voltage output high : Tension de sortie minimale correspondant au niveau logique "1"

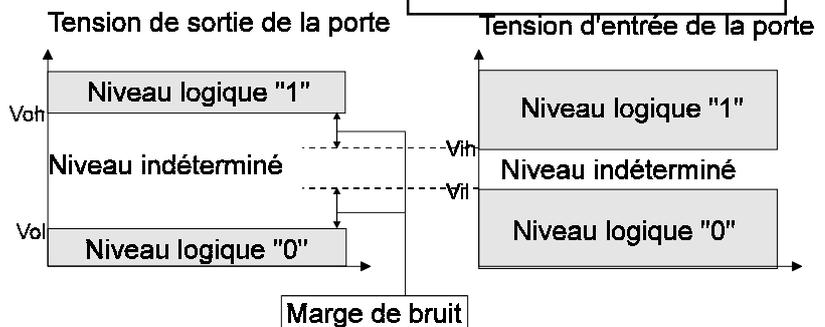
Iih, Iil, Ioh, Iol : même principe que les tensions mais appliquées au courant.

Marge de bruit : Détermine la sensibilité d'une technologie à un signal électrique parasite. Elle correspond à la différence de tension entre Voh et Vih d'une part et entre Vil et Vol d'autre part.

Le temps de propagation : correspond au temps que met un signal d'entrée à apparaître (modifié ou non) en sortie.

La consommation : consommation en courant du circuit : elle doit être aussi faible que possible

Fréquence max: limite de fréquence de fonctionnement du circuit.



III.3/ Technologie TTL

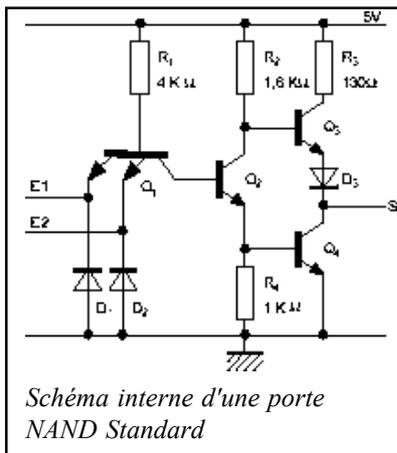


Schéma interne d'une porte NAND Standard

Cette technologie a subi de nombreuses mutations depuis son apparition. Basée au départ uniquement sur des transistors bipolaires (lents, forte consommation), elle a été améliorée par l'ajout de transistors SCHOTTKY (rapides), puis en utilisant les progrès réalisés dans les traitements du silicium.

D'un type à l'autre, le brochage des circuits TTL est toujours resté le même.

 A l'aide du tableau ci-dessous, calculer l'immunité au bruit d'un circuit TTL-F :

	74xx	74Lxx	74Sxx	74LSxx	74Fxx	74ASxx	74ALSxx
Tension d'alimentation (Vcc)	5V +/- 5% (AS et ALS peuvent être alimentées jusqu'à 3V)						
Voh (V)	2,4	2,4	2,7	2,7	2,7	Vcc-2	Vcc-2
Vih (V)	2	2	2	2	2	2	2
Vol (V)	0,4	0,3	0,5	0,5	0,5	0,5	0,4
Vil (V)	0,8	0,8	0,8	0,8	0,8	0,8	0,8
Tps de propagation (ns)	9	33	3	9,5	6	3	5
Consommation (mW)	10	1	23	2	5	30	5
Fréquence max (MHz)	25	3	80	30	100	=f(Vcc)	=f(Vcc)

Sources : Guide du technicien en électronique (HACHETTE)

III.4/ Technologie CMOS

Les premiers circuits de technologie CMOS possédaient tous une référence commençant par 4; on l'a appelé la série CD4000. De faible consommation mais très lente, cette série à elle aussi été supplantée peu à peu par des circuits plus performants. Toutefois elle reste encore très présente en raison de sa tension d'alimentation pouvant aller jusqu'à 15V.

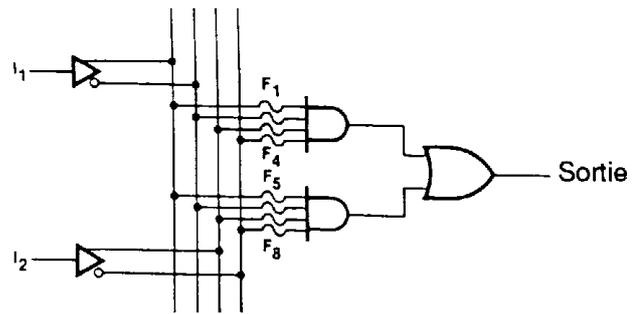
	CD4000	74HCxx	74HCTxx	74ACxx	74ACTxx	74LVCxx	74LVTxx
Tension d'alimentation (Vcc)	3-15	2-6	5	2-6	5	2-3,6	2,7-3,6
Voh (V)	Vcc	4,9	4,9	4,76	4,76	2,2	2
Vih (V)	0,7xVcc	3,5	2	3,85	2	2	2
Vol (V)	0	0,1	0,1	0,44	0,44	0,55	0,55
Vil (V)	0,3xVcc	0,8	0,8	1,65	0,8	0,8	0,8
Tps de propagation (ns)	40	14	15	6	5	2,5	3,5
Consommation à 100kHz (mW)	0,1	0,075	-	<1	<1	-	-
Fréquence max (MHz)	12	-	-	-	-	-	150

Sources : Guide du technicien en électronique (HACHETTE) et Circuits numériques (DUNOD)

III.5/ Les circuits programmables : PLD

Ils permettent une meilleure intégration des circuits, une meilleure gestion des stocks et une meilleure protection contre le piratage industriel.

De technologie TTL ou CMOS selon le cas ils reposent tous sur le principe de "fusibles" (F1 à F8 dans la figure ci-contre) placés dans le circuit intégré et que l'on grille ou non (grâce au programmeur) selon l'équation que l'on souhaite obtenir.



Plus les réseaux de ce type sont nombreux et plus grandes sont les possibilités de programmation.

IV/ DE L'ÉQUATION AU SCHÉMA : LOGIGRAMME

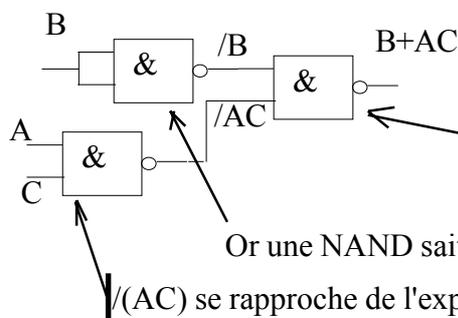
On appelle logigramme, une association de portes logiques répondant à un fonctionnement défini par une équation logique.

Méthodologie

On élabore toujours le schéma structurel en commençant par la fin, c'est-à-dire l'équation finale. Mais avant cela, il faut connaître le type de porte utilisées.

Prenons l'exemple d'une équation définie par $S = B + A.C$ et supposons que l'on souhaite réaliser la structure en portes NAND uniquement.

L'équation de sortie d'une porte NAND s'écrit $S = \overline{X.Y}$
ou $S = \overline{X} + \overline{Y}$



La structure à obtenir a pour équation $S = B + AC$ elle se rapproche donc par sa forme de la relation 2 (deux expressions associées par un +). Une porte NAND pourra donc isoler B et AC. En entrée de cette porte on retrouvera alors les deux expressions complémentées.

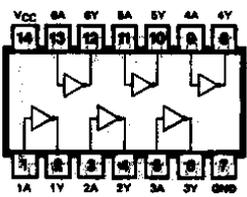
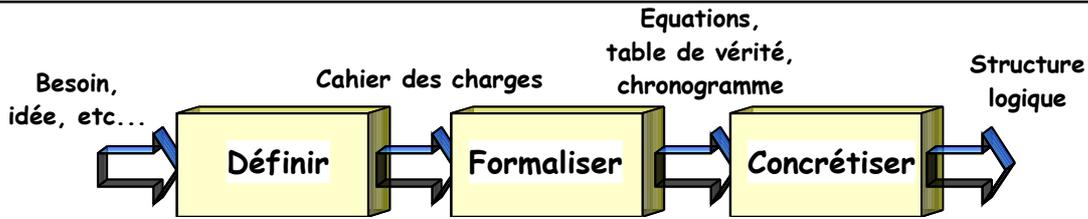
Or une NAND sait fabriquer une fonction NON.

$\overline{\overline{AC}}$ se rapproche de l'expression 1.

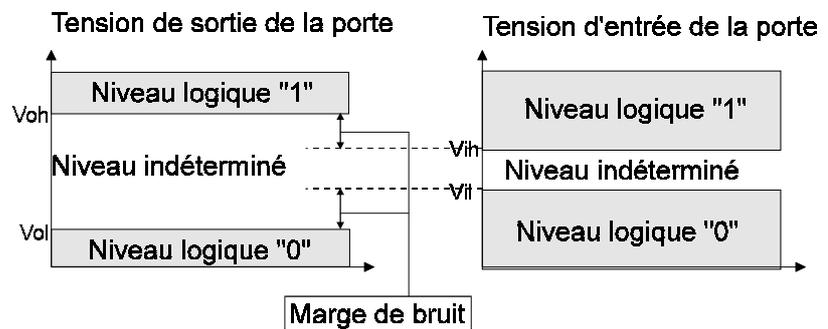
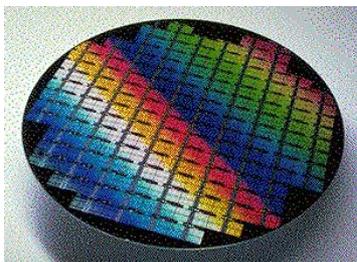
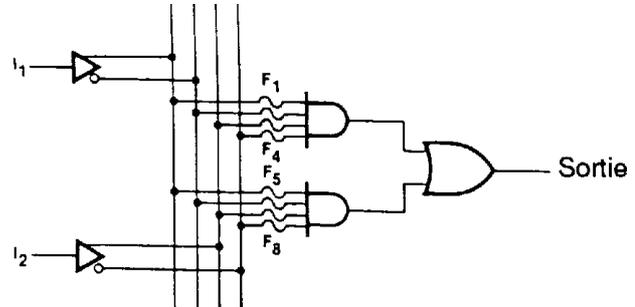
Si l'on se trouve face à un ET non complémenté ou un OU complémenté, on utilisera en premier une fonction NON ce qui permet de se rapprocher des expressions $\overline{\quad}$ ou $\overline{\quad}$.

VI/ RÉFÉRENCES DOCUMENTAIRES

- **Memotech** : Initiation aux sciences de l'ingénieur : page 88
- **Memotech** : Sciences de l'ingénieur : page 281, 362
- **Guide du technicien en électronique** de CIMELLI et BOURGERON chez HACHETTE
- **Circuits numériques** de Ronald TOCCI chez DUNOD
- **Sites internet** : -Fabrication des CI : <http://paprka.saclay.cea.fr/Fiches/Electro/Puce.htm>
-sur la technologie : <http://perso.wanadoo.fr/navyc/navyc-ge/aai/techci02.pdf>



A	B	S
0	0	
0	1	
1	0	
1	1	



	74xx	74Lxx	74Sxx	74LSxx	74Fxx	74ASxx	74ALSxx
Tension d'alimentation (Vcc)	5V +/- 5% (AS et ALS peuvent être alimentées jusqu'à 3V)						
Voh (V)	2,4	2,4	2,7	2,7	2,7	Vcc-2	Vcc-2
Vih (V)	2	2	2	2	2	2	2
Vol (V)	0,4	0,3	0,5	0,5	0,5	0,5	0,4
Vil (V)	0,8	0,8	0,8	0,8	0,8	0,8	0,8
Tps de propagation (ns)	9	33	3	9,5	6	3	5
Consommation (mW)	10	1	23	2	5	30	5
Fréquence max (MHz)	25	3	80	30	100	=f(Vcc)	=f(Vcc)
	CD4000	74HCxx	74HCTxx	74ACxx	74ACTxx	74LVCxx	74LVTxx
Tension d'alimentation (Vcc)	3-15	2-6	5	2-6	5	2-3,6	2,7-3,6
Voh (V)	Vcc	4,9	4,9	4,76	4,76	2,2	2
Vih (V)	0,7xVcc	3,5	2	3,85	2	2	2
Vol (V)	0	0,1	0,1	0,44	0,44	0,55	0,55
Vil (V)	0,3xVcc	0,8	0,8	1,65	0,8	0,8	0,8
Tps de propagation (ns)	40	14	15	6	5	2,5	3,5
Consommation à 100kHz (mW)	0,1	0,075	-	<1	<1	-	-
Fréquence max (MHz)	12	-	-	-	-	-	150